

МІНІСТЕРСТВО ОСВІТИ І НАУКИ,
МОЛОДІ ТА СПОРТУ УКРАЇНИ

**Матвієнко М. П., Розен В. П.,
Закладний О. М.**

АРХІТЕКТУРА КОМП'ЮТЕРА

*Рекомендовано Міністерством освіти і науки,
молоді та спорту України як навчальний посібник
для студентів вищих навчальних закладів*



2016

ББК 32.973
УДК 517.1
М 33

Копіювання, сканування, запис на електронні носії і тому подібне, будь-якої частини посібника без дозволу видавництва заборонено

Рецензенти:

О. В. Новосельцев — Член кориспондент НАН України, докт. техн. наук, професор інституту теплофізики НАН України.

В. І. Сенко — докт. техн. наук, професор Національного технічного університету України «Київський політехнічний інститут».

О. О. Ситник — канд. техн. наук, професор Черкаського державного технологічного університету.

Рекомендовано Міністерством освіти і науки, молоді та спорту України як навчальний посібник для студентів вищих навчальних закладів (лист Міністерством освіти і науки, молоді та спорту України № 1/11–12995 від 8.08.2012 р.).

Матвієнко М. П., Розен В. П., Закладний О. М.

Архітектура комп'ютера. Навчальний посібник. — К: Видавництво Ліра-К, 2016. — 264 с.
ISBN 978–966–2609–25–7

В навчальному посібнику викладений весь комплекс питань пов'язаних з принципами та методами організації структур і архітектур комп'ютера, методами побудови й організації функціонування самих комп'ютерів, розглянута робота його функціональних блоків згідно з вимогами навчальних програм, відповідно до галузевого стандарту вищої освіти України.

Навчальний посібник призначено для студентів вищих навчальних закладів України. Він може бути корисним для викладачів, фахівців в області комп'ютерних та інформаційних технологій, а також окремі розділи навчального посібника також можуть бути використані студентами відповідних середніх технічних учбових закладів та коледжів.

ББК 32.973
УДК 517.1

ISBN 978–966–2609–25–7

© Матвієнко М. П., Розен В. П.,
Закладний О. М., 2012
© «Видавництво Ліра-К», 2012



Передмова	7
Розділ 1. КОРОТКІ ІСТОРИЧНІ СВДЧЕННЯ, ФУНКЦІЇ, СТРУКТУРА ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ	9
1.1. Короткі історичні аспекти розвитку	9
1.2. Основні функції комп'ютера та його структура	10
1.3. Поняття архітектури комп'ютера	12
1.4. Нейманівська архітектура	13
1.5. Гарвардська архітектура	14
1.6. Дуальна нейманівсько — гарвардська архітектура	15
1.7. Асоціативна архітектура	16
1.8. Паралельні комп'ютерні архітектури	16
Контрольні запитання	16
Коментарі	17
Розділ 2. ТИПИ СУЧАСНИХ КОМП'ЮТЕРІВ	18
2.1. Персональні комп'ютери	19
2.2. Робочі станції	20
2.3. Багатотермінальні системи	20
2.4. Сервери	21
2.5. Великі універсальні комп'ютерні системи	23
2.6. Кластерні комп'ютерні системи	24
2.7. Суперкомп'ютери	26
2.8. Мікроконтролери	26
2.9. Спеціалізовані комп'ютери	27
Контрольні запитання	29
Коментарі	29

Розділ 3. ЗАГАЛЬНІ ПРИНЦИПИ РОБОТИ КОМП'ЮТЕРА	30
3.1. Загальні принципи побудови комп'ютера	30
3.2. Режим виконання основної програми	32
3.3. Режим виклику програми	34
3.4. Режим обслуговування переривань і виключень	36
3.5. Режим прямого доступу до пам'яті	37
3.6. Конвеєрний принцип виконання команд	38
3.7. Апаратний принцип виконання операцій	41
3.8. Мікропрограмний принцип виконання операцій	41
Контрольні запитання	44
Коментарі	44
Розділ 4. ПРОЦЕСОРИ	45
4.1. Загальні визначення	45
4.2. Архітектура процесора	47
4.3. Система команд процесора	48
4.4. Класифікація процесорів	52
Контрольні запитання	59
Коментарі	60
Розділ 5. АРИФМЕТИКО-ЛОГІЧНИЙ ПРИСТРІЙ	61
5.1. Функції арифметико — логічного пристрою	61
5.2. Способи обробки даних в арифметико — логічному пристрої	63
5.3. Елементарні операції арифметико — логічного пристрою	65
5.4. Складні операції арифметико — логічного пристрою	67
5.5. Структура арифметико — логічного пристрою	70
Контрольні запитання	72
Коментарі	73
Розділ 6. ПАМ'ЯТЬ КОМП'ЮТЕРА	74
6.1. Загальні визначення та багаторівневість структури пам'яті комп'ютера	74
6.2. Типи пам'яті комп'ютера	77
6.3. Внутрішня пам'ять комп'ютера	83

6.4. Зовнішня пам'ять комп'ютера	98
Контрольні запитання	117
Коментарі	118
Розділ 7. ПРИСТРІЙ КЕРУВАННЯ	119
7.1. Функції та методи побудови пристрою керування	119
7.2. Пристрій керування з жорсткою логікою	120
7.3. Методи проектування пристрою керування з жорсткою логікою	121
7.4. Пристрій мікропрограмного керування	132
7.5. Порівняння пристроїв керування	138
Контрольні запитання	139
Коментарі	140
Розділ 8. ІНТЕРФЕЙС ТА ЙОГО ОРГАНІЗАЦІЯ	141
8.1. Загальні відомості про інтерфейс	141
8.2. Ієрархія шин і їх застосування в структурах комп'ютера	143
8.3. Шини розширень	147
8.4. Локальні шини	149
8.5. Шинні формувачі і буферні реєстри	151
8.6. Паралельні периферійні адаптери	152
8.7. Програмовані зв'язкові адаптери	157
8.8. Програмовані контролери переривань	161
8.9. Програмовані інтервальні таймери	166
8.10. Універсальний інтерфейс стандарту <i>USB 3.0</i>	169
Контрольні запитання	172
Коментарі	173
Розділ 9. ПРОЦЕС ВВЕДЕННЯ — ВИВЕДЕННЯ	174
9.1. Зовнішні пристрої і їх з'єднання з комп'ютером	174
9.2. Розпізнавання пристроїв введення — виведення	177
9.3. Керування введенням — виведенням	178
9.4. Прямий доступ до пам'яті	188
9.5. Введення — виведення під керуванням периферійних процесорів	191
Контрольні запитання	197

Коментарі	198
Розділ 10. ОСОБЛИВОСТІ СУЧАСНИХ ПРОЦЕСОРІВ	199
10.1. Еволюція архітектури процесорів <i>Intel x86</i>	199
10.2. Процесори <i>Pentium</i> і <i>Celeron</i> , <i>Athlon</i> і <i>Duron</i>	205
10.3. Процесори <i>Intel Core 2 Duo</i>	208
10.4. Процесори <i>Intel</i> сімейства <i>Core i9/i7/i5/i3</i>	222
10.5. Порівняння сучасних процесорів за продуктивністю	235
<i>Контрольні запитання</i>	240
<i>Коментарі</i>	240
Розділ 11. ПАРАЛЕЛЬНІ КОМП'ЮТЕРНІ СИСТЕМИ ТА ЇХ КЛАСИФІКАЦІЯ	241
11.1. Принципи паралельної обробки інформації в архітектурі комп'ютера	241
11.2. Класифікація Шора	245
11.3. Класифікація Фліна	249
<i>Контрольні запитання</i>	255
<i>Коментарі</i>	256
Розділ 12. ТИПИ АРХІТЕКТУР ПАРАЛЕЛЬНИХ КОМП'ЮТЕРНИХ СИСТЕМ	257
12.1. Архітектури систем ОКБД	257
12.2. Архітектури систем БКБД	259
<i>Контрольні запитання</i>	260
<i>Коментарі</i>	260
Література	261